

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-171145

(43)Date of publication of application : 14.06.2002

(51)Int.Cl.

H03F 3/24

H03F 1/32

H03F 3/21

H03F 3/68

(21)Application number : 2000-365132

(71)Applicant : GIGATEC KK

(22)Date of filing : 30.11.2000

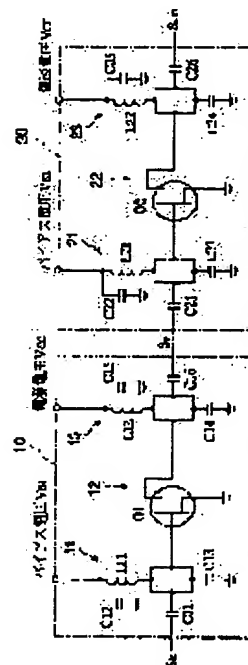
(72)Inventor : USHIKUBO TAKAYUKI

(54) POWER AMPLIFIER CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a good-linearity high frequency power amplifier circuit by a simple circuit constitution and a power amplifier circuit which stably maintains its linear characteristics.

SOLUTION: A power amplifier circuit is designed such that a front amplifier state 10 including a MES transistor Q1 being controlled by a bias voltage VB1 to operate at class a, and a latter amplifier stage 20 including a MOS transistor Q2 controlled with a bias voltage VB2, are connected in series to cancel a linear distortion of the front stage 10 with that of the latter stage 20, this improving the linear characteristics of the entire power amplifier circuit. Thus, a high frequency power amplifier circuit superior in linearity can be realized by a simple circuit constitution without providing any complicated feedback loop.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-171145

(P2002-171145A)

(43) 公開日 平成14年6月14日 (2002.6.14)

(51) Int.Cl.⁷

識別記号

F I

テーマコード* (参考)

H 0 3 F 3/24

H 0 3 F 3/24

5 J 0 6 9

1/32

1/32

5 J 0 9 0

3/21

3/21

5 J 0 9 1

3/68

3/68

Z

審査請求 未請求 請求項の数 7 O L (全 7 頁)

(21) 出願番号

特願2000-365132(P2000-365132)

(71) 出願人 592097163

ギガテック株式会社

群馬県群馬郡榛名町大字下里見942-1

(22) 出願日

平成12年11月30日 (2000.11.30)

(72) 発明者 牛窪 隆之

群馬県群馬郡榛名町大字下里見942-1

ギガテック株式会社内

(74) 代理人 100094053

弁理士 佐藤 隆久

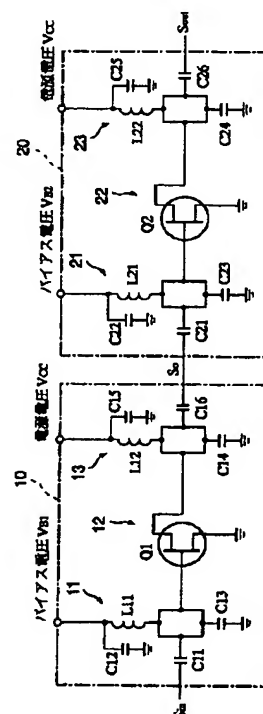
最終頁に続く

(54) 【発明の名称】 電力増幅回路

(57) 【要約】

【課題】 簡素な回路構成によって線形性のよい高周波電力増幅回路を実現でき、かつ安定した線形特性を維持できる電力増幅回路を実現する。

【解決手段】 バイアス電圧 V_{B1} によって A クラスで動作するように制御されている MES トランジスタ $Q1$ を含む前段増幅段 10 と、バイアス電圧 V_{B2} によって AB クラスで動作するように制御されている MOS トランジスタ $Q2$ を含む後段増幅段 20 とを直列接続して、前段増幅段 10 の線形歪みと後段増幅段 20 の線形歪みが打ち消しあうように設計することによって、電力増幅回路全体の線形特性を改善でき、複雑な帰還ループを設けることなく、簡素な回路構成によって線形性に優れた電力増幅回路を実現できる。



【特許請求の範囲】

【請求項 1】前段増幅段と後段増幅段が直列接続されてなる電力増幅回路であって、

上記前段増幅段は、MES トランジスタによる増幅回路を含み、

上記後段増幅段は、MOS トランジスタによる増幅回路を含む電力増幅回路。

【請求項 2】上記前段増幅段のMES トランジスタによる増幅回路は、A クラスで動作する請求項 1 記載の電力増幅回路。

【請求項 3】上記後段増幅段のMOS トランジスタによる増幅回路は、AB クラスで動作する請求項 1 記載の電力増幅回路。

【請求項 4】上記前段増幅段のACPR（隣接チャネル漏洩電力）は、上記後段増幅段のACPR とほぼ同じレベルに設定されている請求項 1 記載の電力増幅回路。

【請求項 5】上記前段増幅段のACPR（隣接チャネル漏洩電力）は、上記後段増幅段のACPR より若干よいレベルに設定されている請求項 1 記載の電力増幅回路。

【請求項 6】上記前段増幅段に入力される信号は、デジタル線形変調方式によって変調された高周波変調信号である請求項 1 記載の電力増幅回路。

【請求項 7】上記前段増幅段に入力される信号は、無線周波数に変調されたCDMA 変調信号である請求項 1 記載の電力増幅回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、無線通信装置に用いられ、送信信号を無線で送信するために大電力に増幅する電力増幅回路、特に増幅特性の線形歪みを抑制でき、線形性に優れた高周波の電力増幅回路に関するものである。

【0002】

【従来の技術】無線通信装置などの送信部に用いられている電力増幅回路は、送信信号をアンテナなどを通じて無線で空中に放射させるために、入力される送信信号を十分大きな電力レベルまでに増幅するための回路である。デジタル線形変調方式を用いた通信システムでは、電力増幅回路の線形性が伝送信号の信頼性を評価する重要な要素の一つになる。デジタル線形変調方式によって変調された送信信号の位相及び振幅はデジタル信号を伝えるために重要な意味を持つ。このため、受信側に情報を正確に伝送するため送信部の電力増幅回路に対して、振幅または位相特性の線形性が特に厳しく要求される。

【0003】従来では、電力増幅回路の線形性を改善するために種々の方式が提案されている。例えば、電力増幅回路の前段に、その電力増幅回路の非線形性に合わせて予め入力信号を歪ませる非線形増幅回路を設け、電力増幅回路の歪み特性と相殺するように非線形増幅回路の

歪み特性を設計することによって、非線形増幅回路と電力増幅回路を含む電力増幅回路全体の線形特性を改善できる、いわゆるプリディストーション（予備歪み）という手法がすでに知られている。また、電力増幅回路に非線形特性を持つ帰還回路を設けることによって、その線形特性を改善させる手法も提案されている。

【0004】例えば、特許文献である公開特許公報「特開平10-93354」には、縦続接続の2段構成を有する電力増幅回路が開示されている。当該電力増幅回路において、前段を予備歪み増幅段として、後段を電力増幅段としてそれぞれ設けられ、前段と後段の非線形特性を補償しあうことで増幅回路全体の線形特性を改善させる。また、前段の予備歪み増幅段に能動帰還ループを設けることによって、歪み特性を調整し、増幅回路全体の線形特性の改善が図れる。

【0005】また、公開特許公報「特開平11-31931」には、帰還特性可変な帰還ループを設けた電力増幅回路が開示されている。当該増幅回路において、MESFET（Metal Semiconductor FET）を用いた帰還回路が設けられ、当該MESFETのゲートに印加される制御電圧によって帰還回路の帰還特性を制御することによって、増幅回路の線形特性の改善を図る。

【0006】さらに、公開特許公報「特開2000-196372」には、前置補償器と非線形増幅回路を直列接続した第1並列増幅枝路と、線形増幅回路からなる第2並列増幅枝路を少なくとも一つずつ有する並列構造の電力増幅回路が開示されている。上記第1並列増幅枝路は、前置補償器と非線形増幅回路の非線形特性を実質的に相殺しあうように設計され、全体として線形特性のよい増幅特性を実現するプリディストーション技術が取り入れられている。第1並列増幅枝路と第2並列増幅枝路を適宜切り換えることによって、増幅信号の出力電力が要求されるレベルに制御でき、ダイナミックレンジが広く、かつ線形特性に優れた電力増幅回路を実現できる。

【0007】

【発明が解決しようとする課題】ところで、上述した従来の電力増幅回路では、線形特性を改善するために非線形特性を持つ帰還ループを設けていたが、帰還ループの制御が難しく、安定した線形特性を得ることが困難であった。また、こうすることによって、回路構成が複雑になり、コストの増加を招くことがある。さらに、上述した並列接続の回路を設けた場合、無線周波数に変調された高周波の信号を切り換えるスイッチング素子が必要となり、当該スイッチング素子の減衰及び歪み特性を考慮して回路設計を行わなければならない。また、第1並列増幅枝路と第2並列増幅枝路の切り替えに伴う増幅特性の変動を最小限に抑えるための工夫が必要であり、回路構成が複雑になるという不利益がある。

【0008】本発明は、かかる事情に鑑みてなされたものであり、その目的は、簡素な回路構成によって線形性

3

のよい高周波数の電力増幅回路を実現でき、かつ安定した線形特性を維持できる電力増幅回路を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するため、本発明の電力増幅回路は、前段増幅段と後段増幅段が直列接続されてなる電力増幅回路であって、上記前段増幅段は、MESトランジスタによる増幅回路を含み、上記後段増幅段は、MOSトランジスタによる増幅回路を含む。

【0010】また、本発明では、好適には、上記前段増幅段のMESトランジスタによる増幅回路は、Aクラスで動作し、上記後段増幅段のMOSトランジスタによる増幅回路は、ABクラスで動作する。

【0011】また、本発明では、好適には、上記前段増幅段のACPR（隣接チャネル漏洩電力）は、例えば、上記後段増幅段のACPRとほぼ同じレベルに設定されている。

【0012】また、本発明では、好適には、上記前段増幅段のACPRは、例えば、上記後段増幅段のACPRより若干よいレベルに設定されている。

【0013】また、本発明では、好適には、上記前段増幅段に入力される信号は、ディジタル線形変調方式によって変調された高周波変調信号である。

【0014】さらに、本発明では、好適には、上記前段増幅段に入力される信号は、無線周波数に変調されたCDMA変調信号である。

【0015】

【発明の実施の形態】図1は本発明に係る電力増幅回路の一実施形態を示すブロック図である。図示のように、本実施形態の電力増幅回路は、直列接続されている増幅段10と20によって構成されている。前段増幅段10には、無線周波数（RF：Radio Frequency）に変調された高周波変調信号 S_{in} が入力され、その出力信号 S_0 が後段増幅段20に入力される。後段増幅段20の出力信号 S_{out} が、例えば、図示していないアンテナなどを含む送信回路に送られる。

【0016】図1に示すように、前段増幅段10は、前段入力整合回路11、前段増幅部12、前段出力整合回路13によって構成され、後段増幅段20は、後段入力整合回路21、後段増幅部22及び後段出力整合回路23によって構成されている。

【0017】図2は、本実施形態の電力増幅回路の構成を示す回路図である。図示のように、前段増幅段10において、前段入力整合回路11は、キャパシタC11、C12、C13とインダクターL11によって構成され、前段出力整合回路13は、キャパシタC14、C15、C16とインダクターL12によって構成されている。また、前段増幅部12は、MES FET（Metal Semiconductor Field Effect Transistor）Q1によつ

4

て構成されている。当該MES FET Q1は、前段入力整合回路11に供給されるバイアス電圧 V_{B1} によってAクラスで動作するようバイアスされている。

【0018】後段増幅段20において、後段入力整合回路21は、キャパシタC21、C22、C23とインダクターL21によって構成され、後段出力整合回路23は、キャパシタC24、C25、C26とインダクターL22によって構成されている。また、後段増幅部22は、MOS FET（Metal Oxide Semiconductor Field Effect Transistor）Q2によって構成されている。当該MOS FET Q2は、後段入力整合回路21に供給されるバイアス電圧 V_{B2} によってABクラスで動作するようバイアスされている。

【0019】図3は、本実施形態の電力増幅回路の線形特性を測定する場合の接続例を示している。図示のように、前段増幅段10の出力側にカプラー（Coupler）CP1が接続され、また、後段増幅段20の出力側にカプラーCP2が接続されている。カプラーCP1によって前段増幅段10の出力の一部分が取り出され、スペクトラムアナライザ（Spectrum Analyzer）SAに供給される。また、同様に、カプラーCP2によって後段増幅段20の出力の一部分が取り出され、スペクトラムアナライザSAに供給される。このため、スペクトラムアナライザSAの測定結果に基づいて、前段増幅段10と後段増幅段20の線形特性を分析することができる。

【0020】図4は、信号発生源によって発生される理想的な高周波変調信号の周波数特性（スペクトラム）を示す波形図である。ここで、使用されている信号源は、アジレントテクノロジー社製のE4432Bであり、また、スペクトラムアナライザSAは、アドバンテスト社製のR3265Aである。信号源によって、所望のACPR（隣接チャネル漏洩電力）特性を持つ高周波変調信号を生成することができる。なお、ACPRが、高周波変調信号の3次相互変調歪みに関わり、高周波信号が伝送路で伝送する場合、隣接する通信チャネルへの干渉の度合いを示すパラメータである。変調信号を電力増幅回路によって増幅する場合、当該電力増幅回路の線形特性の歪みによって信号のACPRが劣化する。

【0021】図4の波形図に示すように、信号源によって生成された高周波の変調信号は、中心周波数より $\pm 8.85 \text{ kHz}$ 離調時のACPRが約 -70.6 dBc である。即ち、線形歪みがごくわずかであり、ほぼ理想的な高周波変調信号である。この変調信号の中心周波数 f_c は 1.93 GHz であり、帯域幅は約 1.2288 MHz である。

【0022】図4に示す信号が図3に示す測定回路の後段増幅段20に入力した場合、後段増幅段20の出力信号 S_{out} のスペクトラムの測定結果が図5に示す通りである。図4に示すように、ほぼ理想的な入力信号に対して、後段増幅段20によって電力増幅した結果、当該増

10

20

30

40

50

幅段の線形特性の歪みによって出力信号 S_{out} の ACP R が劣化した。図 5 に示す出力信号 S_{out} に対して実測した結果、出力信号 S_{out} の中心周波数より $\pm 885 \text{ kHz}$ 離調時の ACP R は約 -52.5 dBc になっていた。入力信号の ACP R が約 -70 dBc であることを勘案すると、後段増幅段 20 の線形歪みによって、信号の ACP R が約 17.5 dBc の劣化が生じた。

【0023】次に、図 4 に示すほぼ理想的な入力信号を前段増幅段 10 に入力した場合の前段増幅段 10 及び後段増幅段 20 それぞれの出力信号のスペクトラムの測定結果を示し、本実施形態の電力増幅回路による線形特性の改善について説明する。

【0024】図 6 は、図 4 に示す入力信号が前段増幅段 10 に入力した場合、前段増幅段 10 の出力信号 S_0 のスペクトラムを示す。さらに、図 7 は、前段増幅段 10 の出力信号 S_0 が後段増幅段 20 に入力する場合、後段増幅段 20 の出力信号 S_{out} のスペクトラムを示している。

【0025】図 6 に示すように、前段の出力信号 S_0 において、中心周波数より $\pm 885 \text{ kHz}$ 離調時の ACP R は約 -55 dBc となる。即ち、前段増幅段 10 の線形特性の歪みによって、出力信号 S_0 の ACP R が入力信号の ACP R に対して、ほぼ 15 dBc が劣化した。図 5 に示す後段増幅段 20 の出力信号のスペクトラムに較べて、前段増幅段 10 の ACP R は、後段増幅段 20 の ACP R より若干よいレベルにある。本実施形態の電力増幅回路において、前段増幅段 10 の ACP R は、後段増幅段 20 の ACP R とほぼ同じレベル、また、後段増幅段 20 の ACP R より若干よいレベルに設定することができる。

【0026】前段増幅段 10 の出力信号 S_0 が後段増幅段 20 に入力され、後段増幅段 20 によってさらに増幅した信号 S_{out} が出力される。図 7 に示す出力信号 S_{out} のスペクトラムによれば、信号 S_{out} の ACP R が約 -65.3 dBc となり、理想入力信号時後段増幅段 20 の出力信号 S_{out} の ACP R (図 5 に示すように、約 -52.5 dBc) に比較すると、約 12.8 dBc 改善された結果となる。ここで、出力信号 S_{out} の ACP R の改善は、前段増幅段 10 と後段増幅段 20 の線形歪みが打ち消しあった結果と考えられる。

【0027】図 8 は、後段増幅段 20 における入力信号 S_0 と出力信号 S_{out} の ACP R の関係を示すグラフである。ここで、入力信号 S_0 の ACP R が -40 dBc から -70 dBc の範囲において出力信号 S_{out} の ACP R の測定値を示している。また、比較のため、入力信号の ACP R に対する出力信号の ACP R の理論値も示している。図 8 に示すように、本実施形態の電力増幅回路によって、その線形特性が理論値より若干改善され、特に入力信号の ACP R が -55 dBc 前後では、出力信号の ACP R が -65 dBc にも達する。即ち、入力

信号の ACP R が -55 dBc 前後では、本実施形態の電力増幅回路によって増幅した結果、理想入力信号時の ACP R に較べて、およそ 12 dBc 改善された結果が得られた。

【0028】以上説明した測定結果によれば、前段増幅段 10 の線形歪みによって一旦 ACP R が劣化した中間の出力信号 S_0 がさらに後段増幅段 20 によって増幅した結果、理想入力信号時の ACP R に較べて約 12 dBc 改善された。この結果は、前段増幅段 10 と後段増幅段 20 の線形歪みが互いに打ち消しあうことによって、全体としての線形歪みが補償され、線形特性の改善が実現できたと考えられる。即ち、本実施形態の電力増幅回路を用いることで、前段増幅段と後段増幅段の線形歪みが相殺しあうことによって、線形特性に優れた電力増幅回路を実現できた。また、本実施形態の増幅回路は、従来のプリディストーション構造の電力増幅回路に較べて、構成が簡素で、製造コストの低減を容易に実現できる。

【0029】

【発明の効果】以上説明したように、本発明の電力増幅回路によれば、簡素な回路構成で優れた線形特性を実現できる。また、本発明の電力増幅回路は、縦続接続された 2 段の増幅段によって構成され、それぞれの増幅段は、MES FET と MOS FET によって構成でき、また、複雑な帰還ループを用いることなく、回路の設計及び製造が容易であり、コストの低減を実現できる。また、増幅用トランジスタのバイアス電圧によって各増幅段の動作点が定められるので、安定した線形増幅特性を維持できる。また、本発明の電力増幅回路を用いることで小型で、安価なデジタル移動通信用基地局、またデジタル放送局用送信装置などを実現できる利点がある。

【図面の簡単な説明】

【図 1】本発明に係る電力増幅回路の一実施形態を示すブロック図である。

【図 2】図 1 に示す電力増幅回路の構成を示す回路図である。

【図 3】本実施形態の電力増幅回路の増幅特性を測定する場合の接続例を示す回路図である。

【図 4】線形歪みがごくわずかで、ほぼ理想的な入力信号のスペクトラムを示す図である。

【図 5】理想的な入力信号が後段増幅段に入力した場合当該後段増幅段の出力信号のスペクトラムを示す図である。

【図 6】理想的な入力信号が前段増幅段に入力した場合前段増幅段の出力信号のスペクトラムを示す図である。

【図 7】理想的な入力信号が前段増幅段に入力した場合後段増幅段の出力信号のスペクトラムを示す図である。

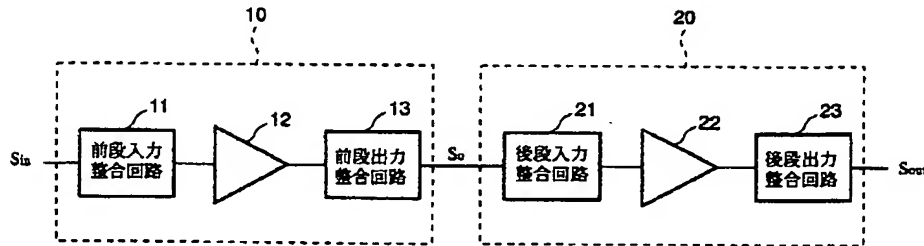
【図 8】入力信号の ACP R に対して出力信号の ACP R の変化を示すグラフである。

【符号の説明】

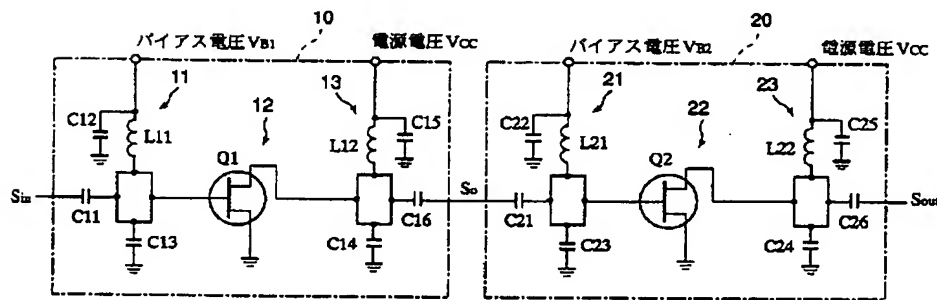
10…前段増幅段、11…前段入力整合回路、12…前段増幅部、13…前段出力整合回路、20…後段増幅段、21…後段入力整合回路、22…後段増幅部、23…後段出力整合回路

…後段出力整合回路、CP1、CP2…カプラー、SA…スペクトラムアナライザ、 V_{CC} …電源電圧、 V_{B1} …前段増幅トランジスタのバイアス電圧、 V_{B2} …後段増幅トランジスタのバイアス電圧。

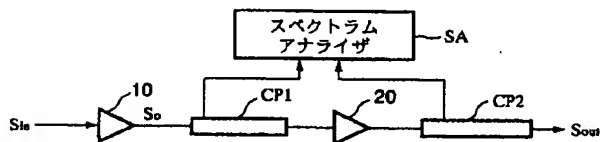
【図1】



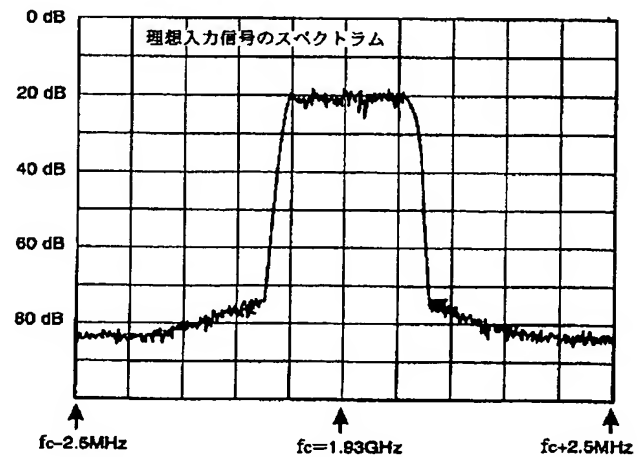
【図2】



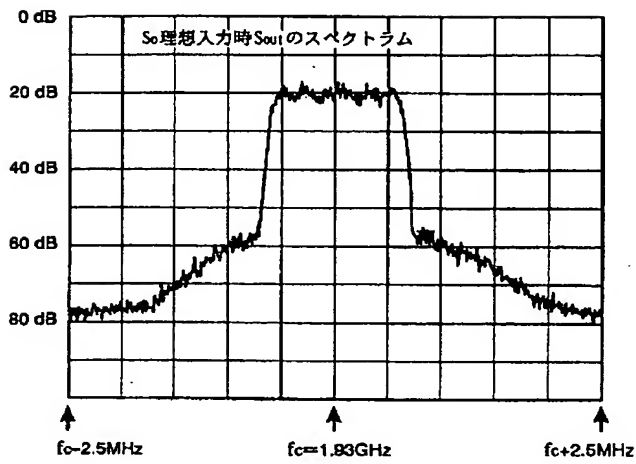
【図3】



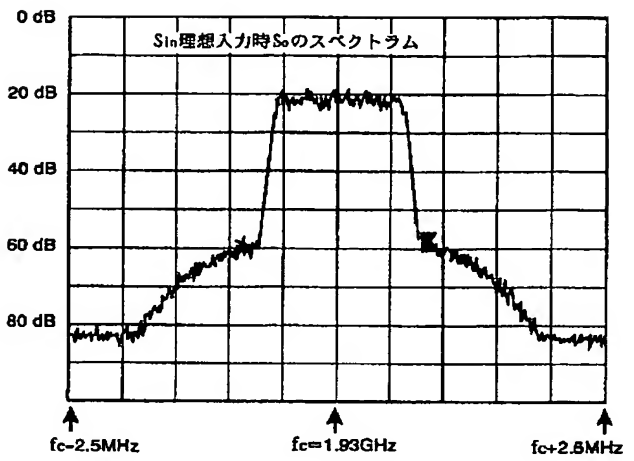
【図4】



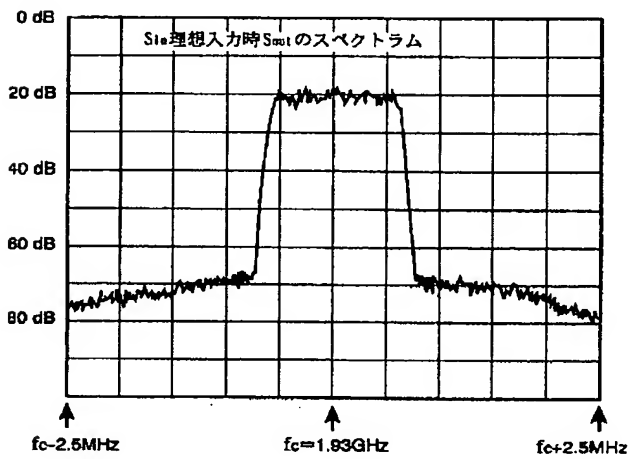
【図 5】



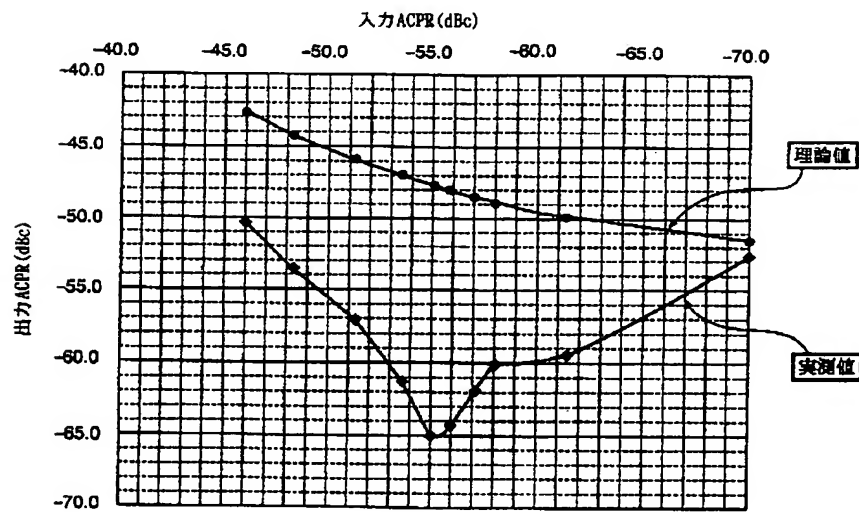
【図 6】



【図 7】



【図 8】



フロントページの続き

F ターム(参考) 5J069 AA01 AA41 AA62 AA63 CA21
CA87 CA92 FA10 HA10 HA11
HA29 HA33 KA00 KA12 KA29
KC06 MA08 MA21 SA14 TA01
TA02 TA03
5J090 AA01 AA41 AA62 AA63 CA21
CA87 CA92 FA10 GN01 HA10
HA11 HA29 HA33 KA00 KA12
KA29 MA08 MA21 SA14 TA01
TA02 TA03
5J091 AA01 AA41 AA62 AA63 CA21
CA87 CA92 FA10 HA10 HA11
HA29 HA33 KA00 KA12 KA29
MA08 MA21 SA14 TA01 TA02
TA03 UW08